

## クロストークを回避する配置評価の検討

### A Study of Cross-Talk Free Cost Function for Placement

吉田 佑馬

豊永 昌彦

Yuma Yoshida

Masahiko Toyonaga

高知大学理学部数理情報科学科

Faculty of Science, Kochi University

#### あらし

情報化社会の進展に伴い、より安価で高性能な電子機器が市場で求められ、その重要部品であるLSI製造の微細化が進められている。一方、LSI製造の微細化は、クロストークや電圧降下など様々な物理現象を顕在化して不良品問題を起こす。

本論文は、配線パターンに起因して生じるクロストーク問題に注目し、その回避設計技術の提案を行うものである。

従来のクロストーク回避はレイアウト設計における配線段階が主であった。しかし、配線密度が高い近年のLSI設計において十分回避できない場合がある。本論文で著者は新たな配置設計でクロストーク回避を提案する。提案手法は、配置評価関数に特定配線間にかかわる素子配置を分離するためのペナルティ関数を導入するものである。

簡単な配置問題で本手法を評価したところ、総配線長への影響が10%程度で、クロストーク問題となる配線間を完全に分離できる結果が確認された。

#### 1. まえがき

電子機器の高性能化は、近年の情報化社会の基盤になっている。そのため電子機器の高速化、低消費電力化、小型化など様々な高性能化が市場から求められている。つまり、高性能な情報機器を市場に普及させることが、情報化社会の進展に繋がる。しかし、いく

ら高性能な情報機器でも高価であれば、市場で普及することは困難である。これより、市場では情報機器に使われる、高性能で安価な電子機器が求められている。高性能化の要望を受けて、電子機器の重要な部品の一つであるLSIの微細化が進められている。

LSIとは、シリコン基盤の上に多数の素子を配置して情報処理機能を実装させたものである。LSIは、CPU (Central Processing Unit; 中央演算処理装置) やメモリ、周辺機器制御または音声や画像の処理など様々な用途で電子機器において使われている。LSIを微細化することは、LSIの中で信号を伝える距離を縮め高速化・低消費電力化を図り、直接LSIの小型化に繋がるなど高性能化に有効である。

しかし、微細化によるLSI内のスペースの縮小によって、次のような物理現象が顕在化する。すなわち、配線間隔が小さくなり隣接する配線間で相互作用するクロストーク現象、製造された配線幅が場所によってばらつく製造ばらつきの問題、電子の移動に伴う金属原子の移動で配線が断線するエレクトロ・マイグレーション問題などが挙げられる。

このような微細化に伴う現象はLSIの多くの不良品を生み出し、開発コストや製造コストを圧迫する。したがってこれらの問題を防止する新たな設計技術の確立が急がれる。

これらのうちクロストーク現象の原因は、特定の2信号間の配線パターンが長距離にわたり隣接することで、

対面する金属板とみなせる配線の間寄生する電荷容量である。クロストークとは、この配線間の寄生電荷容量を通じて、それぞれの配線の信号を相互に影響を受けて回路の動作不良を起こす現象を指す。

膨大な素子設計をおこなう LSI 設計は、仕様設計、機能設計、ゲートレベル設計、トランジスタレベル設計、レイアウト設計の段階に分業化されている。このなかで、クロストーク現象は、配線製造に直結するレイアウト設計の影響が最も大きい。

そこで本論文では、LSI 設計の中でクロストーク回避のためレイアウト設計段階の技術を議論する。

レイアウト設計は、さらに詳細に配置段階と配線段階で構成されている。

配置設計は、全体の素子の回路上の位置を決め、次の配線設計は配置された素子間の端子間の配線経路パターンを決定する。

クロストーク現象に直接かかわる配線パターンについて従来からクロストーク回避方法が提案されてきた。特に、寄生容量を削減するために隣接し並走する配線パターンを引き離れた新たなパターンに再設計する方法が中心[2]となっている。

直接的で修正箇所も少ないため、この方法は有効であるが、一方で高密度な配線を要する LSI では、回避するための配線領域が十分に確保することが難しいため使えない。

著者は、このような問題を解決するため配置設計に注目する。すなわち、もし配置でクロストーク回避ができれば、配線密度の影響を受けずクロストーク回避ができる。そこで配置段階からクロストーク回避をおこなう方法を新たな技術の構築を検討した。

本論文で考案した配置手法は、従来の配置モデルで用いる配線長推定モデルに、特定の二つの信号の配線パターンが「隣接」するときに別にペナルティを加

えることで、相互の配線にかかわる素子を2次元的に分離した配置を求めるものである。

新たに構築したクロストーク回避配置評価関数を用いて、簡単な配置実験をおこなって評価したところ、総配線長への影響が 10%程度で、特定の2つの信号にかかわる素子群を分離した配置結果が確認された。これにより、製造コストを圧迫する不良品を防ぎ、高性能な電子機器をより安価にできることが期待できる。

以下、本論文の構成を説明する。

次の第 2 章において、クロストーク問題全体について述べる。第 3 章において、提案法であるクロストーク回避配置法について述べる。第 4 章において、提案法の効果または性能を調べる実験について述べる。第 5 章で本論文のまとめを、第 6 章で本論文作成における謝辞を述べる。

## 2. クロストーク問題

### 2.1. クロストーク現象

クロストークとは、電話などにおいて信号が入り混じる現象をいう。LSI において、クロストーク現象が顕著になると、回路の演算や回路間の入出力信号が正しく伝播できなくなり、回路の動作不良の原因となってしまう。

クロストーク現象の影響は、デジタル信号の周期が短くなればなるほど、また配線間の寄生容量が大きくなるほど大きくなる。

### 2.2. 寄生容量と信号の関係

図 1 は面積  $S$  の金属面が距離  $d$  離れて平行に向かい合った電荷容量における物理量の関係を説明した図である。電荷容量  $C$  の大きさは、

$$C = eS/d \quad (1)$$

としてあらわせる。ここで  $\epsilon$  は、誘電率である。誘電率は、電荷の集まりやすさの目安で、物質により決まる定数である。

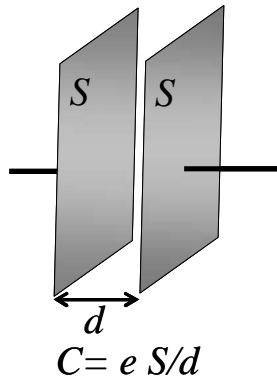


図 1. 金属板による電荷容量(コンデンサ)

いま、ある回路中の配線間にコンデンサが挿入されたとすると、コンデンサ両端が断線していても、コンデンサ容量  $C$  に比例した電荷量だけ電流が流れる。

LSI において、配線が分離されていても、配線間の寄生容量が増すと、一部の配線間で電流が流れてしまいクロストーク現象が発生する。

### 2.3. 微細化による配線の現状

微細化により、ナノレベルに達する LSI チップに形成される配線の断面を模式的に図 2 に示す。

図 2 に示すように、配線断面の縦横比は、縦方向が極端に高い。これは、信号の伝播時間が配線抵抗に比例することから、断面積をできるだけ広く確保するためである。

一方、これは隣接する配線間の対面する面積を広くしてしまう。

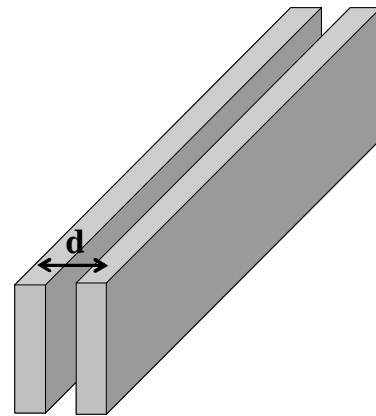


図 2. 配線断面図

もし 2 つの信号配線が長距離に渡って隣接して並走したとすると、その対面する面積  $S$  は大きい。さらに微細化によって対面する距離  $d$  も小さい。

このように広い  $S$  と短い  $d$  となる配線間には、式(1)で表された電荷容量  $C$  をもつコンデンサが寄生してしまい、クロストークが生じる可能性をもつ。

### 2.4. 従来のクロストーク回避法

クロストーク現象を回避するには、配線間距離  $d$  を広く開けて  $C$  を小さくする、あるいは、そもそも配線間が直接対面しないように、電源やアースにつながる別の配線を挿入しておけばよく(シールド)、これらはすでに提案されている。

それぞれの方法について図 3 を用いて説明する。図 3(a)は、対面する配線間の距離を広げる方法により得られた配線を示す。クロストーク現象の大小は、配線経路が決まるまでわからないため、一度配線してみて、対象となる配線パターンを引き剥がして再配線されている。[4], [5]

図 3(b)は、シールドによる方法を示した図である。先ほどの再配線だけではなく、中央に白抜きの配線で示した電源あるいはアース配線を挿入するものである。これにより先ほど対面していた配線は、分離され相互の信号の影響は受けない。これらは主に設計者による手

作業で行われる。

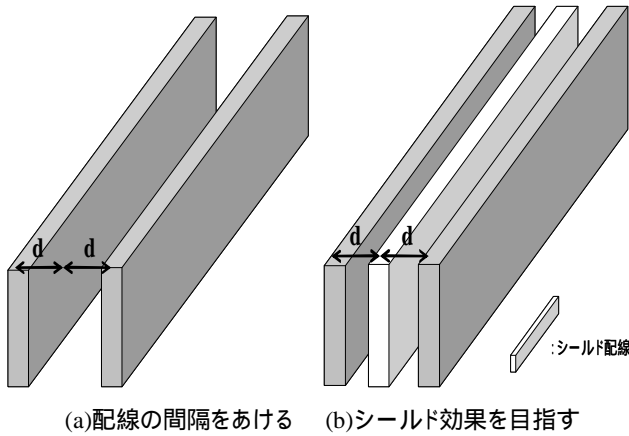


図 3. 従来のクロストーク回避例

図 3 からわかるように、いずれのクロストーク回避配線法も配線領域を拡大しなければならないため、他の配線で使う領域を狭めてしまう。場合によっては全配線を 100% 接続するための領域が確保できなくなる場合も生じる。

配線技術のみによるクロストーク回避策の限界を超えた技術が望まれる。

### 3. クロストーク回避配置法

そこで著者は、配置設計におけるクロストーク回避策について検討する。以後の議論において、クロストークを引き起こす可能性のある信号の配線組をクロストークペアネット(ペアネット)と呼ぶことにする。

いま、クロストーク現象を引き起こす原因となる幾つかのペアネットに関係する素子群を特定できたとする。もし、これらの素子群が、配置設計において相互に離れた位置に配置されれば、配線設計においてペアネットの配線経路が隣接することや、長距離にわたり並走することもなくなり、クロストーク発生を回避することができる。

特定のペアネットの素子を分離する配置問題を解く

ためには、新たな評価関数の定式化が必要である。

以下、一般的な配置評価関数について説明し、その後、著者の考案したクロストーク回避配置評価関数について述べる。

#### (1) 配置評価関数

配置問題は、配置設計の後に続く配線設計が 100% の結線と回路面積を有効に利用するための配置位置を決定する問題である。以下のようにして定式化することができる。

#### 配置問題

- 1) ネットリストで与えられた全ての素子全てを重複することなく配置領域内に割り付ける。
- 2) 配線設計が容易となる配置を導出する。

従来の配置手法のほとんどが配置評価関数として「推定総配線長」を採用している。

これを最小化して配線が短くなると、2) の配線設計が容易化できるからである。

最も一般的な配線長推定モデルとして MBB (Minimum Bounding Box) が用いられる。

MBB とは、配線に関わる端子位置が作る最小矩形のことで、MBB の半周囲長を推定配線長とする。

具体的に推定配線法  $L$  は式(2)で求める[3]。

$$L_{net} = \sum_{j \in N} LMBB(j) \quad (2)$$

ここで、 $LMBB$  は、ある信号  $net$  の配線対象となる全ての端子 (terminal) の位置 (あるいは信号  $i$  に関する素子位置) を包含した最小矩形  $MBB$  の半周囲長である。これを、図 4 に模式的に示す。

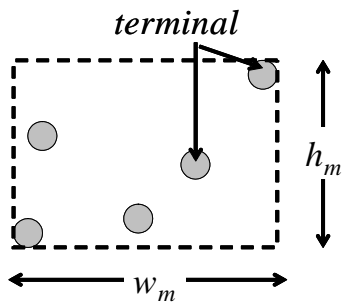


図 4. 配線長推定モデル

いま最小矩形の高さを  $h_m$ 、幅を  $w_m$  としたとき、

$$LMBB = h_m + w_m$$

として表すことができる。

回路の推定総配線長  $L_{net}$  は、全信号数  $N$  について回路の全信号  $i$  の  $LMBB$  をすべて足し合わせたものである。

## (2) クロストーク評価関数

ペアネットを分離する配置のための配置評価関数は、次のような定式化により求めた。

### クロストーク回避配置問題

- 1) ネットリストで与えられた全ての素子全てを重複することなく配置領域内に割り付ける。
- 2) 配線設計が容易となる配置を導出する。
- 3) クロストーク現象で不都合となる複数の信号(ペアネット群)群が相互に交差しない配置を導出する。

ここでペアネットの2つの  $MBB$  の重なる範囲をそれぞれの配線経路の範囲と仮定する。また、ペアネットの  $MBB$  が重なる範囲をペアネット重複領域  $O_{area}$  と呼ぶことにする。

図5は、ペアネット重複領域  $O_{area}$  を説明したものである。ペアネットのそれぞれの信号  $i$  と  $j$  の  $MBB$  を2つの破線による矩形で示した。

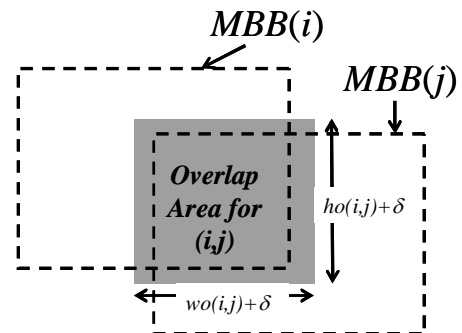
ペアネットの  $MBB$  が重なった部分は、 $Overlap Area$

と呼び、灰色で示した。ペアネットの  $Overlap Area$  の高さを  $ho(i,j)$ 、幅を  $wo(i,j)$  とする。また、図5では  $ho(i,j)$  と  $wo(i,j)$  に、それぞれ  $\delta$  を足しあわすことで  $Overlap Area$  を広げている。 $\delta$  はペアネットを引き離す指標である。ペアネットの  $MBB$  が重複しなかったとしても、隣接していれば向かい合う面を通る配線がクロストークを引き起こす可能性がある。これより、ペアネットの  $MBB$  が十分に離れた結果を求めるため  $\delta$  を導入した。図5(b)に示すような、ペアネットが  $\delta$  以上離れた場合に、ペアネット重複領域  $O_{area}$  は0になる。

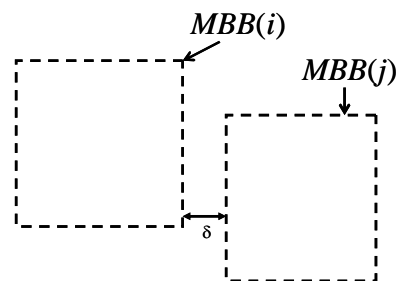
この  $Overlap Area$  の大小により、ペアネットの配線経路の分離の程度を、次のように数値化できる。 $Overlap Area$  の  $ho(i,j)+\delta$  と  $wo(i,j)+\delta$  を足し合わせ、ペアネット重複領域  $O_{area}(i,j)$  とする。

$$O_{area}(i,j) = (ho(i,j)+\delta) \times (wo(i,j)+\delta)$$

この  $O_{area}(i,j)$  が、あるペアネットの配線経路の分離の程度を表す。 $O_{area}(i,j)=0$  ならばペアネットは離れている。



(a) ペアネット重複領域  $O_{area}(i,j) \neq 0$



(b) ペアネット重複領域  $O_{area}(i,j) = 0$

図 5. クロストーク評価モデル

全ネット中のペアネット( $N_x$ )について *Overlap Area* の  $O_{area}(i,j)$ を総和し、重み付け因子  $w$ を掛け合わせてクロストーク違反値  $C_{over}$ とする。重み  $w$ を 0 としたならばクロストーク違反値は 0 である。

$$C_{over} = \sum_{(i,j) \in N_x} O_{area}(i,j) \times w \quad (3)$$

本評価関数は、クロストーク現象の緩和を目的としている。もし、ペアネットが分離されていてクロストークの影響が小さいならば、従来の総配線長最小化となる配置結果が導き出されなければならない。

このようにペアネットの配線が長距離間並走しないほど *Overlap Area* が小さい場合には、ペアネット重複領域  $O_{area}$  は 0 となるべきである。

これを実現するために、式(3)を場合分けにより 0 とするステップ関数  $\theta(x)$ を用いる。ステップ関数とは、図 6 に示すように引数  $x$  が 0 未満で 0、それ以上で 1 となる関数である。

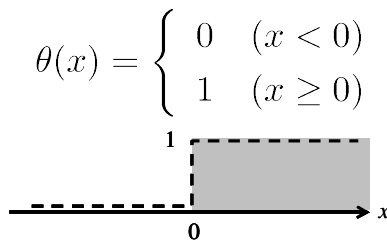


図 6. ステップ関数

いま、ペアネットでクロストークが起こらない程度の  $O_{area}$  の値の上限を  $L_{lim}$ とする。ステップ関数としてこれを式(3)に乘じ、式(3)'とする。

$$C_{over} = \sum_{(i,j) \in N_x} \{O_{area}(i,j) \times \theta(O_{area}(i,j) - L_{lim})\} \times w \quad (3)'$$

提案法では、これをクロストーク違反値  $C_{over}$  とすることにした。

クロストーク違反を反映させた配置評価関数を  $C_{cost}$  として式(3)に示す。

$$C_{cost} = L_{net} + C_{over} \quad (4)$$

この  $C_{cost}$  を評価値とすることにより、総配線長とペアネットのクロストーク違反値の両方を評価した配置解を与えることが期待できる。

### (3) Simulated Annealing 法による配置プログラム

以上の評価関数から最適解を導くためにシミュレーテッドアニーリング(SA)法を用いた。

シミュレーテッドアニーリング(SA)法とは、最適化手法の1つで、汎用の確率的アルゴリズムである。

SA 法のアルゴリズムを以下に示す。

```

procedure simulated-annealing {
  T = Ts;
  while (Te < T) {
    step=0;
    while (step < Nmax) {
      cost1 = cost_func();
      /*セル交換前の配線長を計算*/
      random_cell_exchange();
      /*無作為に二つのセルを交換*/
      cost2 = cost_func();
      /*セル交換後の配線長を計算*/
      if (cost2 < cost1 || exp(-(cost2-cost1)/T) > rand()) {
        /*配線長の評価*/
        accept the exchange;
        /*交換後のセル配置を採用*/
      } else {
        reject the exchange;
        /*交換前のセル配置を採用*/
      }
      step++;
    }
    T=T*Cooling;
    /*温度の冷却*/
  }
}

```

図 7. シミュレーテッドアニーリング法

ここで, cost1 は現配置の評価関数値, cost2 は変更候補の評価関数値である. また, セルとは, 配置解を構成する素子を指す. 変更候補は, たとえばセル2つを無作為に選び, セルの配置位置を交換して作り出せる. さらに,  $T_s$  は初期温度,  $T_e$  は終了温度で,  $N_{max}$  は温度  $T$  における平衡状態までの本アルゴリズムのループ回数,  $Cooling$  は熱平衡到達後に移る新たな温度と現在の温度  $T$  と冷却率 ( $0 < Cooling < 1$ ) である.

無作為に作った配置変更候補で評価値が改善されるときはその配置が採用される. また, 評価値が改善されない場合には, 以下式(5)の確率で受け入れる.  $R$  は 0 から 1 までの乱数で,  $\Delta E$  は配置変更候補との評価値差である.

$$\exp(-\Delta E/T) > R \quad (5)$$

式4に見られるように SA 法は, 単に評価値が改善される解のみを検索するだけでなく, 改善されない解も確率的に採用するしくみをもっている. この確率は温度  $T$  で徐々に変わる.

超高温で  $\exp(-\Delta E/T)$  は, ほぼ 1 に近くなるため評価値によらずにすべての変更候補の配置が採用される. 一方, 超低温では  $\exp(-\Delta E/T)$  の値は, 評価値が改善されるとき ( $\Delta E < 0$ ) のみ, 式4の左辺は無限大となり変更候補が採用される.

処理に十分時間をかければ必ず最適解に収束することが保障されている.

## 4. 実験

### (1) ベンチマーク回路と実験条件

クロストーク回避を含む配置評価関数式(4)の有効性について検証するための実験を行う. 特に, 新たな評価を追加したことによる総配線長への影響についても詳細を調べ, その実用性について検討する.

配置ベンチマーク回路としては,  $30 \times 30$  のサイズの, 4方向に結線された簡単な回路を用いている.

また, ペアネットは, これに 4 端子ネットを2つ追加した.

ベンチマーク回路の素子と接続の様子を図 8 に示す. 図中, 小さな正方形が接続するべき端子があるセル, 薄く見える線が格子状の接続配線であり, 濃く見える実線(二重線)と破線の正方形が 4 端子のペアネットの MBB である. ペアネットのそれぞれの端子は, それぞれの MBB の四角に置かれている. また, ペアネットはこの回路のほぼ全域で重複している. このベンチマーク回路は図 8 が厳密解であるので, このとき総配線長は最小となる.

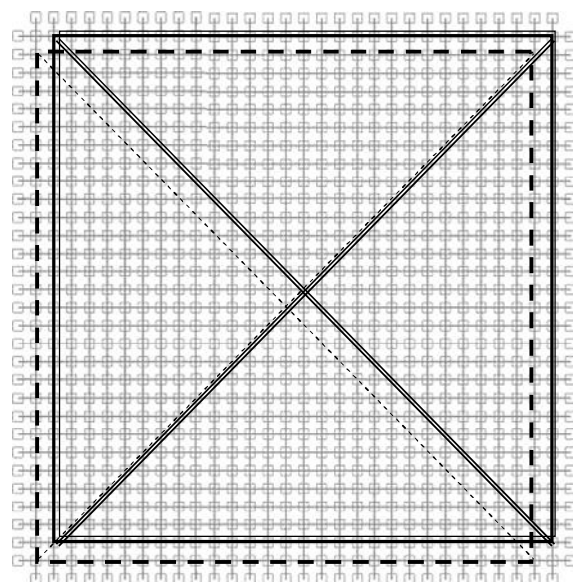


図 8. ベンチマーク回路

今回の実験では、評価関数(3)'の  $L_{lim}$  を十分に小さな値4とする。また、評価関数(3)'の  $O_{area}(i,j)$  の中の $\delta$ の値を1とする。

シミュレーテッドアニーリング(SA)法の配置は C 言語(Cygwin)で実装し、条件は以下の通りとした。

- ・初期温度  $T_s$             100
- ・終了温度  $T_e$             0.001
- ・冷却率  $Cooling$         0.99
- ・平衡繰り返し数  $N_{max}$  要素数 $\times 10$

また、実験機として AMD Athlon(tm) XP 2500 + 1.83GHz 1.21 GB RAM を使用した。

## (2) 重み $w$ によるペアネット分離の傾向

前節のベンチマーク回路を用いて、式(2)の重み付け因子  $w$  を様々に変化させた(0~10, 0.5 刻み)ときのクロストーク回避評価関数による配置改善を行う。

実験の結果得られた総配線長 (Lengthcost) と Overlap Area の重複長(Cross\_cost:  $C_{over}/w$ )を表1および図9に示す。

Overlap Area 評価の重み  $w=2.5-3.0$  の範囲で、重複領域長 = 0 である。つまり指定したペアネットの推定配線領域である MBB は、互いに完全に分離している。また、 $w=3.0-10.0$  のときの総配線長の平均は、 $w = 0.0$  (クロストーク回避をしない場合)と比べて 10%程度増加している。

$w = 0.0$  のとき、およびペアネットの MBB が分離する  $w=3.0$  のときの配置結果を図 10(a)(b)にそれぞれ示す。ペアネットの1つは実線、もう1つは破線で MBB を示している。

図 10(a)では、式(2)の重み付け因子  $w$  が 0 であるた

め、ペアネットは一切考慮されず総配線長のみの最小化を目指した結果である。このとき、実線と破線で示したペアネットの MBB は完全に重なってしまっている。このとき、ペアネットは、最大配置領域の半周囲長程度まで隣接して並走する可能性があり、クロストーク現象を起こす危険性をもつ。

一方、図 10(b)のように  $w$  の値が 3.0 になると、ペアネットは、完全に分離されておりペアネットが互いに隣接し、並走することはないことが分かる。さらに、 $L_{lim}$  を十分小さくし、評価関数(3)'の  $O_{area}(i,j)$  の中の $\delta$ の値を1とし重複領域を広げていたため、実線と破線の矩形領域間に1グリッド以上の距離が出来ている。

表1 総配線長と重複の  $L_{lim}$  と  $w$  依存性

$L_{lim}$	$w$	Lengthcost	Cross_cost
4	0.0	2379	57.0
4	0.5	2491	57.0
4	1.0	2323	57.0
4	1.5	2439	57.0
4	2.0	2303	57.0
4	2.5	2433	57.0
4	3.0	2571	0.0
4	3.5	2632	0.0
4	4.0	2677	0.0
4	4.5	2671	0.0
4	5.0	2588	0.0
4	5.5	2625	0.0
4	6.0	2691	0.0
4	6.5	2640	0.0
4	7.0	2652	0.0
4	7.5	2590	0.0
4	8.0	2573	0.0
4	8.5	2576	0.0
4	9.0	2642	0.0
4	9.5	2703	0.0
4	10.0	2683	0.0



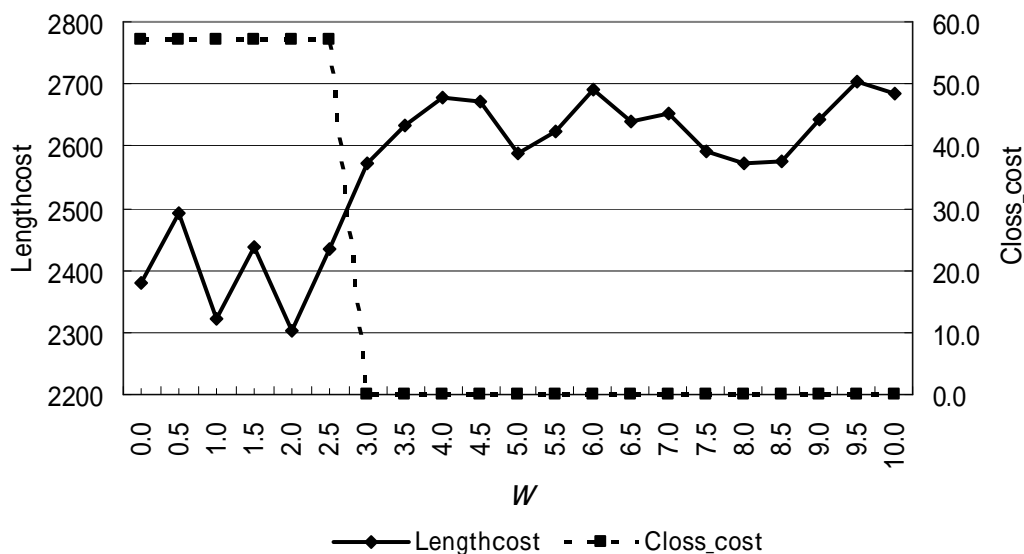


図9. 総配線長とクロストーク違反面積の遷移

提案法の効果をより示すため、もう一つ実験を行った。図8のベンチマーク回路に、同様にほぼ全域で重複するようなペアネットを3組追加し、新たなベンチマーク回路とする。つまり、4組のペアネットに対し、提案法によるクロストーク回避を試みる。シュミレーテッドアニーリング、 $L_{lim}$ ,  $\delta$ ,  $w$  は今までの実験と同じ条件である。

実験の結果の一例を図11に示す。ペアネットが入り乱れていて見にくいので、太さ、パターンなど様々な線でペアネットを表した。これは、見やすさを追求しただけのもので、ペアネットの形や広がりには関係ない。様々な太さとパターンの線の中で、同じ線の組それぞれが、4組のペアネットのMBBである。

図11より、それぞれの同じ線の組が1グリッド以上離れていることが分かる。これより、提案法は多数のペアネットに対しても、完全にクロストークを回避できることが分かった。

## 5. まとめ

近年、情報機器の性能向上を目指し、LSIの微細

化が進んでいる。微細化により、今まで考慮する必要のなかった物理現象が顕在化してきている。本論文は、その物理現象の中のクロストークに注目し、レイアウト設計におけるクロストーク回避を目的にした。

従来のクロストーク回避法では回避しきれない場合があるため、新たにレイアウト設計の配置段階でのクロストーク回避法を提案した。提案法はクロストーク回避のために、ある二つの信号の配線領域を引き離す配置評価法である。格子状に接続配線を持つ簡単な配置問題に、一組の重複領域最大のペアネットを追加したベンチマーク回路に、提案法による配置改善を実行した。結果、総配線長増10%程度で重複領域を完全に解消できることがわかった。

今後、より実際的な配置問題においての効果を調べる予定である。

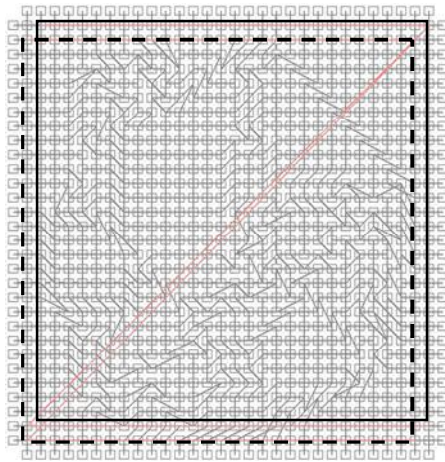
## 6. 謝辞

この論文を作成するにあたり、指導または多くの助言をしてくださった豊永昌彦教授に深く感謝致します。また、研究議論に参加して下さった同研究室の二エテ

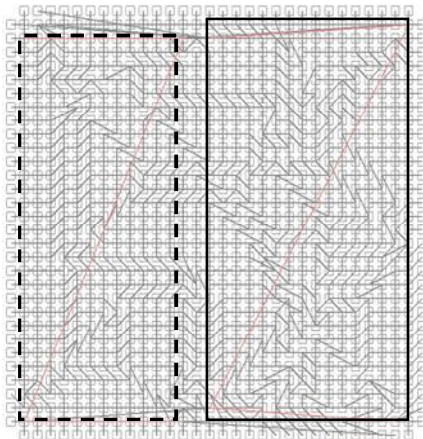
イエンスさん、板東修司さんにも同様に深く感謝致します。

参考文献

- [1] 吉田佑馬, ニエテイエン, 板東修司, 豊永昌彦, 「クロストークを回避する配置評価の検討」, 電気関係学会四国支部連合大会, 2007
- [2] Di Wu, et al, “Layer Assignment for Crosstalk Risk Minimization,” ASP-DAC 2004, pp. 159 – 162, 2004.
- [3] Jiri Soukup, “Circuit-Layout,” Proc. of the IEEE, Vol.69, No.10, pp.1281-1304, Oct.1981.
- [4] 谷本俊介, 山本雄輝, 豊永昌彦, 「クロストーク回避を目指した一配線手法」, 電気関係学会四国支部連合大会, 2006
- [5] 竹谷啓, 張汎, 豊永昌彦, 「クロストーク回避迷路配線の一手法」, 電気関係学会四国支部連合大会, 2007



(a) 総配線長のみを評価値とした配置結果 ( $w = 0.0$ )



提案法による配置結果 ( $w = 3.0$ )

図 10. ペアネットの配置改善結果の比較

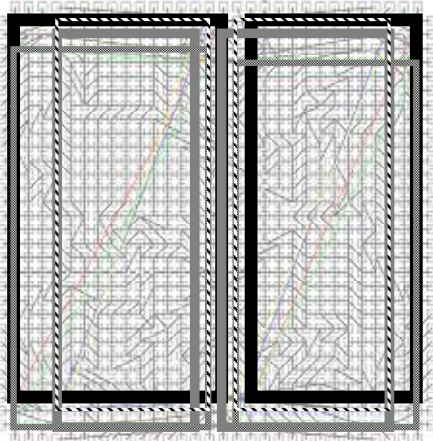


図 11 . ペアネット 4 組の配置結果 ( $w = 3.0$ )